

طراحی مدارهای مالتی پلکسر و دی مالتی پلکسر کوانتومی برگشت پذیر سه مقداری

مجید حق پرست و اسماء طاهری منفرد

دارند [۶] و [۷]. در طراحی مدارهای برگشت پذیر بازخورد و انشعاب غیر مجاز هستند و طراحی مدارهای کوانتومی بر اساس نظریه محاسبات کوانتومی است که به طور طبیعی برگشت پذیر است.

منطق چندمقداری در چند سال اخیر توجه بسیاری از طراحان سیستم‌های دیجیتال و منطقی را به خود جلب کرده است و هدف آن استفاده از پهنای مدار کوانتومی برگشت پذیر است. منطق سه مقداری یکی از مشهورترین انواع منطق چندمقداری است. در این منطق سه حالت ممکن وجود دارد و هر یک از این حالت‌ها یک کیوتربیت نامیده می‌شود. منطق سه مقداری نسبت به منطق دودویی مزایایی چون سرعت محاسباتی بالا و کاهش هزینه ساخت دارد [۸]. اعتقاد بر این است که مدارهای کوانتومی سه مقداری نقش مهمی در فناوری محاسبات کوانتومی آینده ایفا خواهند کرد. مدارهای زیادی با هدف‌های متفاوت مانند جمع کننده، مقایسه کننده، شمارنده و غیره در این حوزه پیشنهاد شده است [۹] تا [۱۱]. مدارهای مالتی پلکسر و دی مالتی پلکسر کوانتومی سه مقداری از اجزای اصلی هر سیستم کامپیوتری سه مقداری هستند [۱۲]. در طراحی مدارهای کوانتومی برگشت پذیر سه مقداری، حداقل سازی پارامترهایی مانند تعداد ورودی‌های ثابت، تعداد خروجی‌های بلااستفاده، تعداد دروازه‌ها، تأخیر و هزینه کوانتومی در بهبود مدار، اهمیت دارد [۱۳].

در این مقاله مدارهای مالتی پلکسر و دی مالتی پلکسر برگشت پذیر کوانتومی سه مقداری را پیشنهاد می‌دهیم که نسبت به طرح‌های ارائه شده پیشین [۱۴]، تعداد دروازه، خروجی بلااستفاده، ورودی ثابت، تأخیر و هزینه کوانتومی کمتری دارند.

ترتیب بیان مطالب در این مقاله به این صورت است که در بخش ۲ پیش زمینه‌ای از منطق برگشت پذیر و GF^۳ به اختصار شرح داده می‌شود. بخش ۳ به معرفی دروازه‌های برگشت پذیر سه مقداری استفاده شده در این مقاله می‌پردازد. در بخش ۴ مدارهای مالتی پلکسر و دی مالتی پلکسر پیشنهادی ارائه می‌شوند. بخش‌های ۵ و ۶ نیز به ترتیب به مقایسه طرح‌های پیشنهادی ارائه شده در این مقاله با طرح‌های پیشین و جمع بندی کلی مقاله اختصاص داده خواهد شد.

۲- پیش زمینه‌ای از منطق سه مقداری و GF^۳

در منطق سه مقداری، هر واحد از حافظه به صورت مقادیر ۰، ۱ و ۲ نمایش داده می‌شوند. هر یک از این مقادیر کیوتربیت نامیده می‌شود و آنها توسط ماتریس‌های ۳×۱ به صورت زیر نشان داده می‌شوند [۱۵]

$$|0\rangle = \begin{bmatrix} 1 \\ 0 \\ 0 \end{bmatrix}, \quad |1\rangle = \begin{bmatrix} 0 \\ 1 \\ 0 \end{bmatrix}, \quad |2\rangle = \begin{bmatrix} 0 \\ 0 \\ 1 \end{bmatrix} \quad (1)$$

یک سیستم n متغیره سه مقداری، 3^n حالت محاسباتی پایه دارد که به صورت $|22\dots 2\rangle, |22\dots 1\rangle, \dots, |00\dots 0\rangle$ نشان داده می‌شود. برای مثال یک سیستم سه مقداری ۲ ورودی، ۹ حالت مجزا دارد که به صورت

چکیده: مدارهای مالتی پلکسر و دی مالتی پلکسر از اساسی ترین مدارها در ساخت سخت افزارهای پیچیده به شمار می‌آیند و بنابراین افزایش کارایی آنها اهمیت بسیاری دارد. یکی از مواردی که در سال‌های اخیر توجه محققان را به خود جلب کرده است طراحی مدارهایی با توان پایین است. استفاده از منطق برگشت پذیر در طراحی مدار باعث کاهش اتلاف توان و کاهش توان مصرفی آن می‌شود و همچنین استفاده از منطق سه مقداری نیز باعث کارایی بهتر، کاهش توان مصرفی و افزایش تحمل پذیری اشکال در مدارهای برگشت پذیر می‌گردد. در این مقاله مدارهای مالتی پلکسر و دی مالتی پلکسر کوانتومی برگشت پذیر سه مقداری را ارائه داده‌ایم و در طراحی آنها از دروازه‌های برگشت پذیر سه مقداری Controlled Feynman و Shift استفاده کرده‌ایم. مدارهای ارائه شده در این مقاله در مقایسه با طرح‌های پیشین عملکرد بهتری دارد و مقدار بهبود گزارش شده است.

کلیدواژه: مالتی پلکسر، دی مالتی پلکسر، سخت افزارهای پیچیده، منطق برگشت پذیر، منطق سه مقداری، مدارهای کوانتومی برگشت پذیر سه مقداری.

۱- مقدمه

یکی از مهم ترین مسایل در طراحی مدار، کاهش اتلاف توان به شمار می‌آید. در سال ۱۹۶۱ Landauer ثابت کرد که طراحی مدارهای غیر برگشت پذیر به دلیل از دست دادن اطلاعات باعث اتلاف انرژی می‌گردند و طبق تحقیقات Landauer انرژی تلف شده به ازای هر بیت از اطلاعات حداقل $KT \ln 2$ ژول است که در این رابطه K ثابت بولتزمن و T دمای مطلق است که پردازش در آن صورت می‌گیرد [۱]. اگرچه مقدار انرژی تلف شده توسط از دست رفتن یک بیت اطلاعات در مقیاس‌های کوچک بسیار ناچیز به نظر می‌رسد اما با توجه به قانون مور مبنی بر این که در هر ۱۸ ماه نسبت تعداد ترانزیستورها بر تراشه دو برابر خواهد شد، اتلاف توان داخلی به چالشی بزرگ در آینده‌ای نزدیک در طراحی مدار تبدیل خواهد شد. در سال ۱۹۷۳ Bennett ثابت کرد که استفاده از مدارهای برگشت پذیر باعث به صفر رسیدن اتلاف توان مصرفی می‌گردد [۲]. مدارهای برگشت پذیر مدارهایی هستند که با دروازه‌های برگشت پذیر ساخته می‌شوند. دروازه‌های برگشت پذیر نیز دروازه‌هایی هستند که تعداد بردارهای ورودی با بردارهای خروجی در آنها برابر است و با استفاده از خروجی‌ها می‌توان ورودی‌های مدار را به دست آورد [۳] تا [۵]. مدارهای برگشت پذیر کاربردهای بسیاری از جمله پردازش سیگنال‌های دیجیتالی، فناوری نانو، محاسبات اطلاعات نوری و طراحی کامپیوترهای کوانتومی

این مقاله در تاریخ ۱ اسفند ماه ۱۳۹۵ دریافت و در تاریخ ۱۰ مرداد ماه ۱۳۹۶ بازنگری شد.

مجید حق پرست، گروه کامپیوتر، واحد یادگار امام خمینی (ره) شهر ری، دانشگاه آزاد اسلامی، تهران، (email: haghparast@iausr.ac.ir).
اسماء طاهری منفرد، گروه کامپیوتر، واحد آبادان، دانشگاه آزاد اسلامی، خوزستان، (email: taheerimonfared@iaubadan.ac.ir)

جدول ۱: عملگرهای GF سه‌مقداری.

\oplus	۰	۱	۲	•	۰	۱	۲
۰	۰	۱	۲	۰	۰	۰	۰
۱	۱	۲	۰	۱	۰	۱	۲
۲	۲	۰	۱	۲	۰	۲	۱

جدول ۲: جدول درستی دروازه‌های سه‌مقداری SHIFT.

Input	Output				
	+۱	+۲	•۱	•۲	۱۲
۰	۱	۲	۱	۲	۰
۱	۲	۰	۰	۱	۲
۲	۰	۱	۲	۰	۱

جدول ۳: دروازه‌های سه‌مقداری SHIFT و دروازه‌های معکوس آنها.

Gate	Z(+۱)	Z(+۲)	Z(•۱)	Z(•۲)	Z(۱۲)
Inverse Gate	Z(+۲)	Z(+۱)	Z(•۱)	Z(•۲)	Z(۱۲)

داده شده و همان طور که ملاحظه می‌شود A متغیر ورودی و P متغیر خروجی این دروازه هستند. خروجی P برابر با تبدیل Z روی ورودی A است و $Z = \{+۱, +۲, •۱, •۲, ۱۲\}$ است. رابطه ورودی و خروجی این دروازه‌ها در جدول ۲ نمایش داده شده است. هر یک از این دروازه‌های برگشت‌پذیر سه‌مقداری یک دروازه معکوس دارد که در جدول ۳ نشان داده شده و هزینه کوانتومی هر یک از آنها ۱ است [۱۴].

۳-۲ دروازه برگشت‌پذیر سه‌مقداری M-S

Muthukrishnan و Stroud خانواده‌ای از دروازه‌های چندمقداری ۲ ورودی را ارائه و با استفاده از تکنولوژی liquid ion traps آنها را پیاده‌سازی کردند [۱۸]. دروازه سه‌مقداری M-S در شکل ۳ نشان داده شده و همان طور که ملاحظه می‌شود A و B متغیرهای ورودی و P و Q متغیرهای خروجی هستند. خروجی P همیشه برابر با ورودی A است. خروجی Q توسط ورودی A کنترل می‌شود به طوری که اگر A برابر ۲ باشد خروجی Q برابر است با تبدیل Z روی ورودی B و در غیر این صورت برابر با ورودی B است و $Z = \{+۱, +۲, •۱, •۲, ۱۲\}$ است. هزینه کوانتومی این دروازه ۱ می‌باشد.

۳-۳ دروازه برگشت‌پذیر سه‌مقداری Feynman

H. A Khan دروازه سه‌مقداری Controlled Feynman را ارائه کرد و آن را به وسیله دروازه‌های سه‌مقداری M-S نشان داد [۱۴]. بلوک دیگرام این دروازه همراه با توابع خروجی آن را در شکل ۴ می‌توان مشاهده کرد. همان طور که ملاحظه می‌شود A ، B و C متغیرهای ورودی و P ، Q و R متغیرهای خروجی این دروازه هستند. خروجی P و Q همیشه برابر با ورودی A و B است. خروجی R توسط ورودی A کنترل می‌شود به طوری که اگر A برابر ۲ باشد خروجی R برابر است با $B \oplus C$ و در غیر این صورت برابر با ورودی C است. در شکل ۵ دروازه سه‌مقداری Controlled Feynman با استفاده از دروازه سه‌مقداری M-S نشان داده شده و هزینه کوانتومی این دروازه ۴ است.

۴- طرح‌های پیشنهادی

این بخش از مقاله به ارائه مدارهای مالتی‌پلکسر و دی‌مالتی‌پلکسر برگشت‌پذیر کوانتومی سه‌مقداری جدید می‌پردازد.

$$Z = \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} \quad Z(+1) = \begin{bmatrix} 0 & 0 & 1 \\ 1 & 0 & 0 \\ 0 & 1 & 0 \end{bmatrix} \quad Z(+2) = \begin{bmatrix} 0 & 1 & 0 \\ 0 & 0 & 1 \\ 1 & 0 & 0 \end{bmatrix}$$

$$Z(01) = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & 0 & 1 \end{bmatrix} \quad Z(02) = \begin{bmatrix} 0 & 0 & 1 \\ 0 & 1 & 0 \\ 1 & 0 & 0 \end{bmatrix} \quad Z(12) = \begin{bmatrix} 1 & 0 & 0 \\ 0 & 0 & 1 \\ 0 & 1 & 0 \end{bmatrix}$$

شکل ۱: حالت پایه و تبدیلات سه‌مقداری.

$$A \text{ --- } [Z] \text{ --- } P = Z \text{ transform of } A$$

شکل ۲: دروازه سه‌مقداری Shift.

$$A \text{ --- } \bullet \text{ --- } P = A$$

$$B \text{ --- } [Z] \text{ --- } Q = \begin{cases} Z \text{ transform of } B & \text{if } A=2 \\ \text{otherwise } B \end{cases}$$

شکل ۳: دروازه سه‌مقداری M-S.

$$A \text{ --- } (2) \text{ --- } P = A$$

$$B \text{ --- } \bullet \text{ --- } Q = B$$

$$C \text{ --- } \oplus \text{ --- } R = \begin{cases} B \oplus C & \text{if } A=2 \\ \text{Otherwise } C \end{cases}$$

شکل ۴: دروازه سه‌مقداری Controlled Feynman.

$|21\rangle, |20\rangle, |12\rangle, |11\rangle, |10\rangle, |02\rangle, |01\rangle, |00\rangle$ و $|22\rangle$ نشان داده می‌شوند. همه حالت‌های یک سیستم سه‌مقداری دومتغیره می‌توانند به وسیله Kronecker دو متغیر نمایش داده شوند [۱۶].

یک Galois Field سه‌مقداری (GF^3) ترکیبی از مجموعه المان‌های $T = \{0, 1, 2\}$ و دو عملگر پایه دودویی است. این عملگرها جمع و ضرب هستند که به صورت \oplus و \bullet نمایش داده می‌شوند. باید توجه داشته باشیم که این عملگرها پیمانه ۳ هستند. جدول ۱ عملگرهای GF^3 را نشان می‌دهد.

۳-۳-۱ دروازه‌های برگشت‌پذیر سه‌مقداری

تا کنون دروازه‌های برگشت‌پذیر سه‌مقداری زیادی با هدف به کارگیری در مدارهای برگشت‌پذیر سه‌مقداری پیچیده معرفی شده‌اند. در این بخش از مقاله دروازه‌های استفاده‌شده در طرح‌های پیشنهادی و ساختار داخلی آنها معرفی می‌شوند.

۱-۳-۱ دروازه‌های برگشت‌پذیر سه‌مقداری Shift

تبدیل حالت‌های سه‌مقداری توسط ماتریس‌های منحصر به فرد 3×3 نشان داده می‌شوند و المان‌های این ماتریس‌ها ۰ یا ۱ هستند. یک تبدیل همیشه توسط شیفت یا جابه‌جایی المان‌های ماتریس صورت می‌گیرد. شکل ۱ حالت پایه و تبدیلات سه‌مقداری را نشان می‌دهد [۱۴] و [۱۷]. همان طور که ملاحظه می‌شود Z حالت اولیه است و ستون‌های ماتریس آن ۰، ۱ و ۲ را نشان می‌دهند. تبدیلات $Z(+1)$ و $Z(+2)$ حالت پایه را به اندازه ۱ و ۲ شیفت می‌دهند. تبدیل $Z(•۱)$ المان‌های ستون‌های ۰ و ۱ را جابجا می‌کند، تبدیل $Z(•۲)$ المان‌های ستون‌های ۰ و ۲ را جابجا می‌کند و تبدیل $Z(۱۲)$ المان‌های ستون‌های ۱ و ۲ را جابجا می‌کند و هر کدام از این تبدیلات نشان‌دهنده یک دروازه سه‌مقداری Shift است. بلوک دیگرام کلی این دروازه‌ها همراه با تابع خروجی در شکل ۲ نشان

جدول ۴: جدول درستی مالتی پلکسر سهمقداری 3×1 .

A	O
۰	I_0
۱	I_1
۲	I_2

جدول ۵: جدول درستی مالتی پلکسر سهمقداری 9×1 .

A	B	O
۰	۰	I_0
۰	۱	I_1
۰	۲	I_2
۱	۰	I_3
۱	۱	I_4
۱	۲	I_5
۲	۰	I_6
۲	۱	I_7
۲	۲	I_8

جدول ۶: جدول درستی دی مالتی پلکسر سهمقداری 1×3 .

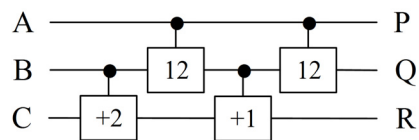
A	O_0	O_1	O_2
۰	I	۰	۰
۱	۰	I	۰
۲	۰	۰	I

مدار برابر I_1 خواهد شد. همچنین اگر ورودی A برابر با ۲ باشد دروازه سهمقداری Controlled Feynman سوم فعال می شود و خروجی مدار برابر I_2 می شود. مدار پیشنهادی مالتی پلکسر 3×1 سهمقداری را می توانیم به صورت شکل ۶- ب نیز طراحی کنیم. در این طرح به جای دروازه های $+2$ از دروازه های $+1$ استفاده کرده ایم. در واقع، دو طرح پیشنهادی برای مدار مالتی پلکسر 3×1 سهمقداری از لحاظ شکل ظاهری با هم تفاوت دارند اما عملکرد، هزینه کوانتومی و تأخیر آنها یکسان است. بلوک دیاگرام این مدار را می توان در شکل ۷ مشاهده کرد.

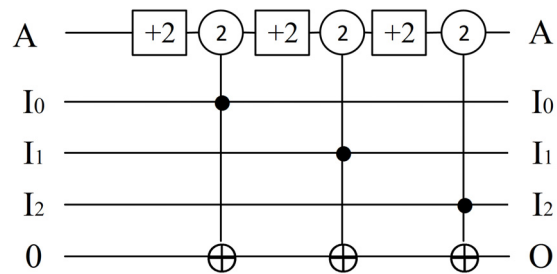
جدول ۵ درستی یک مالتی پلکسر 9×1 را نشان می دهد و در آن متغیرهای A و B ورودی های انتخاب گر، متغیرهای I ورودی های اصلی و متغیر O جهت خروجی مدار مشخص شده اند. برای طراحی یک مدار مالتی پلکسر 9×1 سهمقداری از ۴ مدار مالتی پلکسر 3×1 سهمقداری استفاده کرده ایم. بلوک دیاگرام این مدار در شکل ۸ نشان داده شده است. در این مدار متغیرهای A و B مشخص می کنند که کدام یک از ورودی ها به خروجی مدار منتقل شود. اگر ورودی انتخاب گر A برابر با صفر باشد خروجی مالتی پلکسر اول به عنوان خروجی کلی مدار و اگر ورودی A برابر با یک باشد خروجی مالتی پلکسر دوم به عنوان خروجی کلی مدار انتخاب می شود. همچنین اگر ورودی A برابر دو باشد خروجی مالتی پلکسر سوم، خروجی کلی مدار خواهد بود.

۴-۲ مدار دی مالتی پلکسر برگشت پذیر کوانتومی سهمقداری پیشنهادی

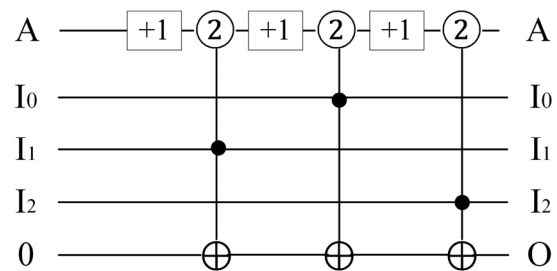
یک دی مالتی پلکسر سهمقداری، مدار ترکیبی است که n ورودی انتخاب گر، یک ورودی اصلی و 3^n خروجی دارد. در این مدار با استفاده از ورودی های انتخاب گر، ورودی اصلی به یکی از خروجی ها منتقل می شود و سایر خروجی ها صفر می شوند. جدول ۶ درستی یک دی مالتی پلکسر



شکل ۵: دروازه سهمقداری Controlled Feynman با استفاده از دروازه M-S.

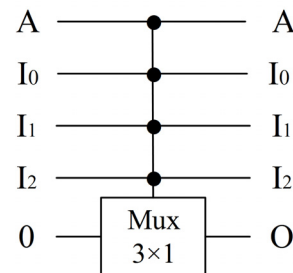


(الف)



(ب)

شکل ۶: دو طرح مختلف برای مدار مالتی پلکسر 3×1 سهمقداری پیشنهادی.

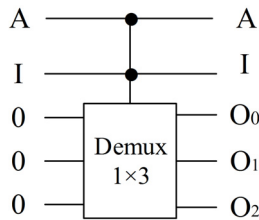


شکل ۷: بلوک دیاگرام مدار مالتی پلکسر 3×1 سهمقداری پیشنهادی.

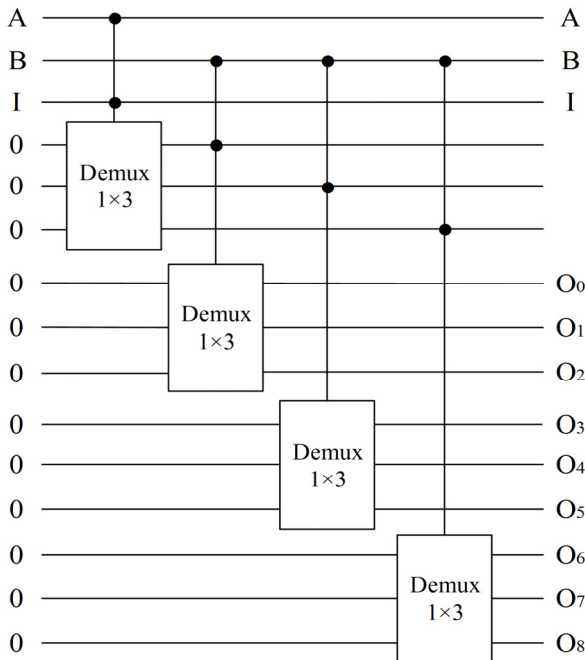
۴-۱ مدار مالتی پلکسر برگشت پذیر کوانتومی سهمقداری پیشنهادی

یک مالتی پلکسر سهمقداری، مداری ترکیبی است که n ورودی انتخاب گر و 3^n ورودی اصلی و فقط یک خروجی دارد. در این مدار با استفاده از ورودی های انتخاب گر، یکی از ورودی های اصلی به تنها خروجی منتقل می شود. جدول ۴ درستی یک مالتی پلکسر سهمقداری 3×1 را نشان می دهد و در آن متغیرهای A ورودی انتخاب گر، متغیرهای I ورودی های اصلی و متغیر O جهت خروجی مدار در نظر گرفته شده اند.

همان طور که در جدول ۴ مشاهده می شود ورودی انتخاب گر مشخص می کند که کدام یک از ورودی ها به خروجی مدار منتقل شود. در این مقاله برای طراحی یک مدار مالتی پلکسر 3×1 سهمقداری از دروازه های سهمقداری Controlled Feynman و Shift استفاده کرده ایم که در شکل ۶- الف نشان داده شده است. در این مدار اگر ورودی A برابر با صفر باشد دروازه سهمقداری Controlled Feynman اول فعال می شود و خروجی مدار برابر I_0 خواهد شد و اگر ورودی A برابر با ۱ باشد دروازه سهمقداری Controlled Feynman دوم فعال می شود و خروجی



شکل ۱۰: بلوک دیاگرام مدار دی‌مالتی‌پلکسر ۱×۳ سهمقداری پیشنهادی.



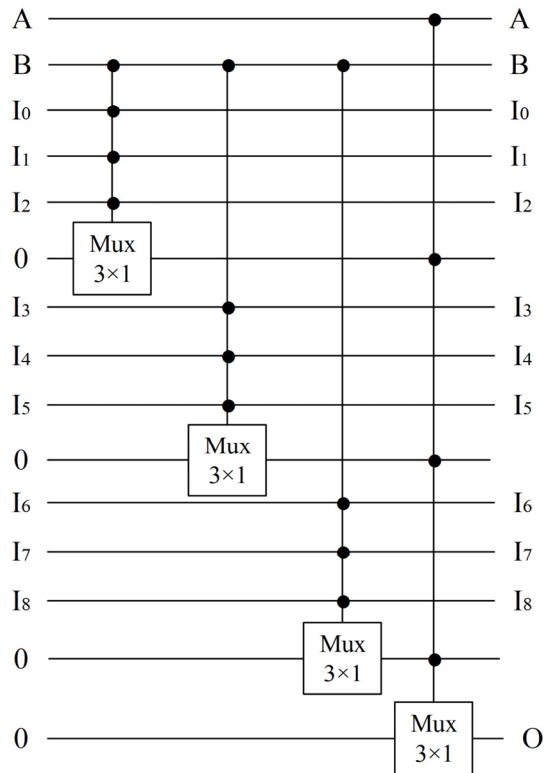
شکل ۱۱: بلوک دیاگرام مدار دی‌مالتی‌پلکسر ۱×۹ سهمقداری پیشنهادی.

دروازه سهمقداری Controlled Feynman سوم فعال می‌شود و خروجی O_2 برابر ورودی I می‌شود. مدار پیشنهادی دی‌مالتی‌پلکسر 3×1 سهمقداری را می‌توانیم به صورت شکل ۹- ب نیز طراحی کنیم. در این طرح به جای دروازه‌های $+2$ از دروازه‌های $+1$ استفاده کرده‌ایم. در واقع، دو طرح پیشنهادی برای مدار دی‌مالتی‌پلکسر 3×1 سهمقداری از لحاظ شکل ظاهری با هم تفاوت دارند اما عملکرد، هزینه کوانتومی و تأخیر آنها یکسان است. بلوک دیاگرام این مدار را می‌توان در شکل ۱۰ مشاهده کرد.

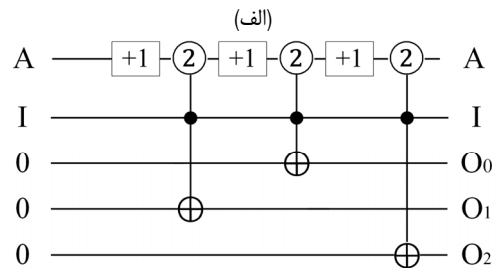
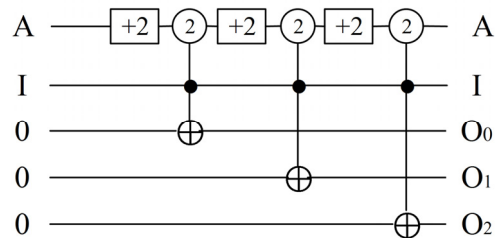
جدول ۷ درستی یک دی‌مالتی‌پلکسر 1×9 را نشان می‌دهد و در آن متغیرهای A و B ورودی‌های انتخاب‌گر، متغیر I ورودی اصلی و متغیرهای O جهت خروجی مدار مشخص شده‌اند. برای طراحی یک مدار دی‌مالتی‌پلکسر 1×9 سهمقداری از ۴ مدار دی‌مالتی‌پلکسر 1×3 سهمقداری استفاده کرده‌ایم. بلوک دیاگرام این مدار در شکل ۱۱ نشان داده شده است. در این مدار متغیرهای A و B مشخص می‌کنند که ورودی به کدام یک از خروجی‌های مدار منتقل شود.

۵- مقایسه طرح‌های پیشنهادی با طرح‌های پیشین

در جدول ۸ هزینه کوانتومی، تأخیر، تعداد ورودی‌های ثابت، خروجی‌های بلااستفاده و دروازه‌ها در مدار مالتی‌پلکسر پیشنهادی با طرح موجود مقایسه شده است. سپس در جدول ۹ تأخیر، هزینه کوانتومی، تعداد ورودی‌های ثابت، تعداد خروجی‌های بلااستفاده و تعداد دروازه‌ها در مدار دی‌مالتی‌پلکسر پیشنهادی با طرح موجود مقایسه گردیده است. این پارامترها در طراحی مدار اهمیت زیادی دارند و هرچه مقدار آنها کمتر



شکل ۸: بلوک دیاگرام مدار مالتی‌پلکسر 9×1 سهمقداری پیشنهادی.



شکل ۹: دو طرح مختلف برای مدار دی‌مالتی‌پلکسر 1×3 سهمقداری پیشنهادی.

سهمقداری 1×3 را نشان می‌دهد و در آن متغیرهای A ورودی انتخاب‌گر، متغیر I ورودی اصلی و متغیرهای O جهت خروجی‌های مدار در نظر گرفته شده‌اند.

همان طور که در جدول ۶ مشاهده می‌شود ورودی‌های انتخاب‌گر مشخص می‌کنند که ورودی به کدام یک از خروجی‌های مدار منتقل شود. در این مقاله برای طراحی یک مدار دی‌مالتی‌پلکسر 1×3 سهمقداری از دروازه‌های سهمقداری Controlled Feynman و Shift استفاده کرده‌ایم که در شکل ۹- الف نشان داده شده است. در این مدار اگر ورودی A برابر با صفر باشد دروازه سهمقداری Controlled Feynman اول فعال می‌شود و خروجی O_0 برابر ورودی I خواهد شد و اگر ورودی A برابر با ۱ باشد دروازه سهمقداری Controlled Feynman دوم فعال می‌شود و خروجی O_1 برابر I خواهد شد. همچنین اگر ورودی A برابر با ۲ باشد

جدول ۷: جدول درستی دی مالتی پلکسر سه مقداری ۱×۹.

A	B	O _۰	O _۱	O _۲	O _۳	O _۴	O _۵	O _۶	O _۷	O _۸
۰	۰	I	۰	۰	۰	۰	۰	۰	۰	۰
۰	۱	۰	I	۰	۰	۰	۰	۰	۰	۰
۰	۲	۰	۰	I	۰	۰	۰	۰	۰	۰
۱	۰	۰	۰	۰	I	۰	۰	۰	۰	۰
۱	۱	۰	۰	۰	۰	I	۰	۰	۰	۰
۱	۲	۰	۰	۰	۰	۰	I	۰	۰	۰
۲	۰	۰	۰	۰	۰	۰	۰	I	۰	۰
۲	۱	۰	۰	۰	۰	۰	۰	۰	I	۰
۲	۲	۰	۰	۰	۰	۰	۰	۰	۰	I

جدول ۸: مقایسه نتایج طرح پیشنهادی مالتی پلکسر با طرح پیشین.

تأخیر	هزینه کوانتومی	تعداد خروجی های بلااستفاده	تعداد ورودی های ثابت	تعداد دروازه های سه مقداری	مالتی پلکسر ۹×۱
۲۷	۱۰۲	۲۰	۱۰	۲۷	طرح موجود در [۱۴]
۲۴	۶۰	۱۴	۴	۲۴	طرح پیشنهادی در این مقاله

جدول ۹: مقایسه نتایج طرح پیشنهادی دی مالتی پلکسر با طرح پیشین.

تأخیر	هزینه کوانتومی	تعداد خروجی های بلااستفاده	تعداد ورودی های ثابت	تعداد دروازه های سه مقداری	دی مالتی پلکسر ۱×۹
۲۷	۱۰۲	۱۲	۱۸	۲۷	طرح موجود در [۱۴]
۲۴	۶۰	۶	۱۲	۲۴	طرح پیشنهادی در این مقاله

مراجع

[1] R. Landauer, "Irreversibility and heat generation in the computing process," *IBM J. Research and Development*, vol. 5, no. 3, pp. 183-191, Jul. 1961.

[2] C. H. Bennett, "Logical reversibility of computation," *IBM J. Research and Development*, vol. 17, no. 6, pp. 525-532, Nov. 1973.

[3] P. Kerntopf, M. A. Perkowski, and M. H. A. Khan, "On universality of general reversible multiple valued logic gates," in *Proc. IEEE 34th Int. Symp. Multiple Valued Logic, ISMVL'04*, pp. 68-73, May 2004.

[4] M. Perkowski, et al. "A general decomposition for reversible logic," in *Proc. RM'2001, Starkville*, pp. 119-138, Aug. 2001.

[5] M. Perkowski and P. Kerntopf, "Reversible logic. invited tutorial," in *Proc. Euro-Micro*, 7 pp., Sept. 2001.

[6] G. Schrom, *Ultra-Low-Power CMOS Technology*, Ph.D Thesis, Technischen Universität Wien, 1998.

[7] R. C. Merkle, "Two types of mechanical reversible logic," *Nanotechnology*, vol. 4, no. 2, pp. 114-131, Apr. 1993.

[8] D. Miller and M. Thornton, *Multiple Valued Logic: Concepts and Representations*, Morgan and Claypool Publishers, 2008.

[9] A. T. Monfared and M. Haghparast, "Design of new quantum/reversible ternary subtractor circuits," *J. of Circuits, Systems and Computers*, vol. 25, no. 2, 8 pp., Feb. 2016.

[10] P. Houshmand and M. Haghparast, "Design of a novel quantum reversible ternary up-counter," *International J. of Quantum Information*, vol. 13, no. 5, 13 pp., Aug. 2015.

[11] A. T. Monfared and M. Haghparast, "Design of novel quantum/reversible ternary adder circuits," *International J. of Electronics Letters*, vol. 5, no. 2, pp. 149-157, Apr. 2017.

[12] M. Haghparast and A. T. Monfared, "Novel quaternary quantum decoder, multiplexer and demultiplexer circuits," *International J. of Theoretical Physics*, vol. 56, no. 5, pp. 1694-1707, May 2017.

[13] A. T. Monfared and M. Haghparast, "Designing new ternary reversible subtractor circuits," *Microprocessors and Microsystems*, vol. 53, pp. 51-56, Aug. 2017.

[14] M. H. A. Khan, "Design of reversible quantum ternary multiplexer and demultiplexer," *Engineering Letters*, vol. 13, no. 3, pp. 65-69, Sept. 2006.

[15] R. Parvin Zadeh and M. Haghparast, "A new reversible/quantum ternary comparator," *Australian J. of Basic and Applied Sciences*, vol. 5, no. 12, pp. 2348-2355, Dec. 2011.

باشد مدار عملکرد بهتری خواهد داشت. هزینه کوانتومی مدارهای کوانتومی برگشت پذیر سه مقداری با توجه به تعداد دروازه های سه مقداری Shift موجود در آنها محاسبه می شود [۱۹]. تعداد دروازه های Shift برای پیاده سازی دروازه های M-S و Controlled Feynman به ترتیب ۱ و ۴ است [۱۴]. همان طور که در شکل های ۶ و ۹ نشان داده شده است برای طراحی مالتی پلکسر ۳×۱ و دی مالتی پلکسر ۱×۳ ارائه شده در این مقاله، دروازه های سه مقداری Controlled Feynman و Shift را مورد استفاده قرار داده ایم. هزینه کوانتومی این مدارها ۱۵ است و همچنین برای طراحی مالتی پلکسر ۹×۱ و دی مالتی پلکسر ۱×۹ به ترتیب از ۴ مالتی پلکسر ۳×۱ و ۴ دی مالتی پلکسر ۱×۳ سه مقداری پیشنهادی استفاده کرده ایم. این مدارها نسبت به مدارهای ارائه شده پیشین در [۱۴] از تعداد دروازه های کمتر، هزینه کوانتومی کمتر، تأخیر کمتر، ورودی های ثابت و خروجی های بلااستفاده کمتری برخوردار هستند و در نتیجه عملکرد بهتری در مقایسه با آنها دارند.

۶- نتیجه گیری

در این مقاله، ابتدا مدارهای مالتی پلکسر ۳×۱ و دی مالتی پلکسر ۱×۳ کوانتومی برگشت پذیر سه مقداری ارائه شده و سپس با توجه به آنها مدارهای مالتی پلکسر ۹×۱ و دی مالتی پلکسر ۱×۹ کوانتومی برگشت پذیر سه مقداری ارائه گردیده که قیاس با طرح های پیشین از تعداد دروازه های سه مقداری کمتری برخوردار هستند. همچنین هزینه کوانتومی، تأخیر ورودی های ثابت و خروجی های بلااستفاده کمتری نسبت به آنها دارند و در نتیجه عملکرد بهتری نسبت به مدارهای مالتی پلکسر و دی مالتی پلکسر ارائه شده پیشین از خود نشان می دهند. مدارهای مالتی پلکسر و دی مالتی پلکسر کوانتومی برگشت پذیر سه مقداری ارائه شده در این مقاله می توانند برای ساخت سیستم های پیچیده و کامپیوترهای کوانتومی استفاده شوند.

مجید حق پرست تحصیلات خود را در مقطع دکترای تخصصی رشته کامپیوتر گرایش ساخت‌افزار در سال ۱۳۸۸ به پایان رساند. ایشان از سال ۱۳۸۶ عضو هیأت علمی دانشگاه آزاد اسلامی واحد یادگار امام خمینی (ره) شهر ری است و از فروردین ۱۳۹۶ در فرصت مطالعاتی دانشگاه یوهانس کپلر کشور اتریش به سر می‌برند. زمینه‌های تحقیقاتی فعلی ایشان عبارت هستند از محاسبات کوانتومی، سنتز مدارهای کوانتومی و طراحی مدارهای برگشت‌پذیر.

اسماء طاهری منفرد تحصیلات خود را در مقطع کارشناسی رشته مهندسی کامپیوتر گرایش ساخت‌افزار و کارشناسی ارشد رشته مهندسی معماری سیستم‌های کامپیوتر به ترتیب در سال ۱۳۹۰ و ۱۳۹۳ در دانشگاه آزاد اسلامی به پایان رساند. نام‌برده از سال ۱۳۹۳ در گروه مهندسی کامپیوتر در دانشگاه آزاد اسلامی واحد آبادان به عنوان مدرس مشغول است. زمینه‌های علمی مورد علاقه ایشان شامل محاسبات کوانتومی، مدارهای کوانتومی، منطق برگشت‌پذیر و منطق چندمقداری می‌باشد.

- [16] M. Nielsen and I. Chuang, *Quantum Computation and Quantum Information*, Cambridge University Press, 2000.
- [17] M. H. A. Khan and M. A. Perkowski, "Quantum ternary parallel adder/subtractor with partially-look-ahead carry," *J. of Systems Architecture*, vol. 53, no. 7, pp. 453-464, Jul. 2007.
- [18] A. Muthukrishnan and C. R. Stroud Jr, "Multi-valued logic gates for quantum computation," *arXiv:quant-ph/0002033*, 8 pp., Oct. 2000.
- [19] A. T. Monfared and M. Haghparast, "Novel design of quantum/reversible ternary comparator circuits," *J. of Computational and Theoretical Nanoscience*, vol. 12, no. 12, pp. 5670-5673, Dec. 2015.