

حضور تأخیر محدود در سیگنال سوئیچ سیستم‌های سوئیچینگ خطی تبار

آرمان صحت‌نیا، فرزاد هاشم‌زاده و مهدی برادران‌نیا

در ادامه می‌توان به مرجع بسیار کاربردی و جامع [۱۴] اشاره کرد. این مقاله با توجه به استراتژی سوئیچ‌زنی به‌دست‌آمده برای یک سیستم سوئیچ‌دار خطی تبار با در نظر گرفتن ورودی غیر صفر، مجموعه‌ای از نقاط تعادل را تحت الشعاع قرار داده که پیش‌زمینه‌ای برای آشنایی با پایداری عملی نیز تلقی می‌شود. هدف اصلی، محاسبه مجموعه نقاط تعادل بر اساس ترکیب محدب زیرسیستم‌ها و طراحی یک قانون سوئیچینگ به منظور رساندن هر مسیری از سیستم به نقطه دلخواه در داخل مجموعه مذکور می‌باشد. طراحی‌های انجام‌شده در این مقاله برای سه نوع مبدل DC-DC الکترونیک قدرت با مدارهای ساده اعمال شده که نتایج مطلوبی را دربرداشته است.

با بررسی‌های انجام‌شده در زمینه طراحی سیگنال سوئیچ برای سیستم‌های سوئیچ‌دار، نفوذ بیش از پیش این مبحث در مبدل‌های الکترونیک قدرت تبدیل به یکی از مسائل پرچالش این روزها شده است. در این مرجع برای یک مبدل قدرت بوست سیگنال سوئیچ طراحی گردیده است؛ با این تفاوت که با محدود کردن سیگنال سوئیچ در یک ساختار AED-ADT^۱ بحث سوئیچ نامحدود در بازه زمانی محدود در حرکت لغزشی سیستم قابل کنترل می‌شود. با در نظر گرفتن این محدودیت در روند طراحی، فرکانس سوئیچ‌زنی محدود شده و متعاقباً تلفات سوئیچ‌زنی نیز کاهش می‌یابد. در برخی مراجع مانند [۱۵] تا [۱۷] از ساختارهای محدودکننده‌ای همانند انواع DT^۲ که وظیفه نظم‌دهی با اهداف مختلف برای سیگنال‌های سوئیچ‌زنی را بر عهده دارند، در مسیر طراحی استفاده شده است. با این حال نمی‌توان برای تمامی سیستم‌های سوئیچینگ علی‌الخصوص سیستم‌های سوئیچینگ واقعی، این محدودیت‌ها را از پیش تعیین نمود. در این راستا [۱۸] طراحی سیگنال سوئیچ وابسته به حالت را بدون در نظر گرفتن محدودیت DT از پیش تعیین شده ارائه می‌دهد. در این مقاله با استفاده از روش جمع مربعات با ساختار دوسویه^۳ سعی در به‌دست‌آوردن تابع لیاپانوف چندگانه شده تا بر اساس اصول پایداری، سیگنال سوئیچ محاسبه شود.

در عمده مطالعات انجام‌شده در زمینه سیستم‌های سوئیچینگ، معمولاً یک نقطه تعادل مشترک برای کل سیستم مطرح می‌شود؛ ولی همان طور که می‌دانیم در سیستم‌های واقعی همانند مبدل‌های الکترونیک قدرت، برقراری پایداری مجانبی برای رسیدن به یک نقطه تعادل مطلوب، مستلزم فرکانس سوئیچ‌زنی بی‌نهایت خواهد بود که از لحاظ فیزیکی امکان‌پذیر نیست. یکی از راه‌های معمول برای مقابله با فرکانس سوئیچ‌زنی بی‌نهایت

چکیده: در این مقاله پیامد حضور تأخیر در سیگنال سوئیچ برای سیستم‌های سوئیچینگ خطی تبار بررسی می‌شود. ابتدا بر اساس اصول پایداری، روند استخراج سیگنال سوئیچ به‌عنوان تنها ورودی کنترلی بررسی شده و سپس با ارائه مبحث پایداری عملی برای سیستم‌های سوئیچ‌دار، دیدگاه واقع‌گرایانه‌تری نسبت به این سیستم‌ها مطرح می‌شود. تمرکز اصلی مقاله بر روی تأثیر تأخیر در انتقال اطلاعات سیگنال سوئیچ خواهد بود. حضور تأخیر محدود در سیگنال سوئیچ معمولاً ناشی از حجم بالای محاسبات قانون سوئیچ‌زنی و یا هر گونه حمله سایبری است. در این مقاله نتایج پایداری عملی لیاپانوف مربوط به حالات قبل و بعد از حضور تأخیر در سیگنال برای یک سیستم سوئیچینگ خطی تبار، به صورت تحلیلی و شبیه‌سازی مقایسه می‌شوند. نتایج مقایسه این حالت‌ها نشان‌دهنده آن است که با افزایش تأخیر محدود در سیگنال سوئیچ، کران غایی سیستم هم بزرگ‌تر می‌شود و این به معنی کاهش همگرایی حالت‌های سیستم است. در این راستا نتایج به‌دست‌آمده برای یک مبدل قدرت DC-DC پیاده‌سازی و مقایسه‌های لازم در فصل آخر ارائه می‌شود.

کلیدواژه: سیستم‌های سوئیچینگ خطی تبار، سیگنال سوئیچ‌زنی، تأخیر محدود، پایداری عملی لیاپانوف.

۱- مقدمه

هدف اصلی در اکثر سیستم‌های سوئیچ‌دار مبتنی بر کنترل با سیگنال سوئیچ، طراحی یک استراتژی سوئیچ‌زنی برای برقراری پایداری مجانبی حلقه بسته با در نظر گرفتن یک عملکرد مطلوب است. به طور کلی روشی که معمولاً برای مطالعه این نوع سیستم‌ها مورد استفاده قرار می‌گیرد از انتخاب انواع مختلف توابع لیاپانوف ناشی می‌شود؛ مثلاً نوع مربعی [۱] تا [۴]، نوع چندگانه [۵] تا [۷]، چندوجهی [۸] و یا نوع مربعی تکه‌ای [۹] تا [۱۳]. اختلاف اساسی این روش‌ها در میزان محافظه‌کارانه بودن شرایط (شروط برقراری پایداری) به‌کاررفته است. برخی از روش‌های ذکر شده برای حل مسئله طراحی کنترل فیدبک حالت برای سیستم سوئیچ‌دار، بسیار مؤثر [۱۱] و [۱۲] و برخی نیز برای طراحی فیدبک خروجی دینامیکی [۴] و [۱۱] حائز اهمیت هستند. بیشتر این مراجع از روش کنترل مقاوم برای حل مسئله خود استفاده نموده‌اند.

این مقاله در تاریخ ۱۶ دی ماه ۱۴۰۱ دریافت و در تاریخ ۲۸ خرداد ماه ۱۴۰۲ بازنگری شد.

آرمان صحت‌نیا، دانشکده مهندسی برق و کامپیوتر، دانشگاه تبریز، تبریز، ایران، (email: a.sehat@tabrizu.ac.ir).

فرزاد هاشم‌زاده (نویسنده مسئول)، دانشکده مهندسی برق و کامپیوتر، دانشگاه تبریز، تبریز، ایران، (email: hashemzadeh@tabrizu.ac.ir).

مهدی برادران‌نیا، دانشکده مهندسی برق و کامپیوتر، دانشگاه تبریز، تبریز، ایران، (email: mbaradaran@tabrizu.ac.ir).

1. Admissible Edge-Dependent Average Dwell Time
2. Dwell Time
3. Bilinear

سپس با ارائه بحث پایداری عملی برای سیستم‌های سوئیچ‌دار، دیدگاه واقع‌گرایانه‌تری نسبت به این سیستم‌ها مطرح خواهد شد. در ادامه تأثیر تأخیر در انتقال اطلاعات سیگنال سوئیچ در پایداری عملی سیستم و نهایتاً در فصل آخر تأثیر تأخیر در سیگنال سوئیچ‌زنی یک مبدل قدرت DC-DC به صورت یک سیستم سوئیچ‌دار خطی تبار بررسی خواهد شد.

۲- پایداری عملی برای سیستم‌های سوئیچ‌دار خطی تبار بدون تأخیر در سیگنال سوئیچ

ابتدا کلاسی از سیستم‌های سوئیچ‌دار به فرم زیر در نظر گرفته می‌شود

$$\dot{x}(t) = A_{\sigma(t)}x(t) + B_{\sigma(t)}u(t) \quad (۱)$$

که $\sigma(t) : t \geq 0 \rightarrow N$ ، $B_{\sigma(t)} \in R^{n \times 1}$ ، $A_{\sigma(t)} \in R^{n \times n}$ ، $x(t) \in R^{n \times 1}$ و $u(t) \in R^{1 \times 1}$ به ترتیب نشان‌دهنده حالات سیستم، ماتریس‌های سیستم، تابع سوئیچ‌زنی و ورودی سیستم (برای تمام زمان‌ها مقداری ثابت در نظر گرفته شده است) هستند. عموماً هدف اصلی در سیستم‌های سوئیچ‌دار، طراحی سیگنال سوئیچ برای هدایت حالت‌های سیستم به سوی یک نقطه تعادل x_r است

$$x_r = -A_{\lambda}^{-1}b_{\lambda}, \quad \sigma(t) \rightarrow \Gamma \quad (۲)$$

به طوری که $b_{\lambda} = \sum_{i=1}^n \lambda_i b_i$ ، $B_{\sigma(t)}u(t) = b_{\sigma(t)}$ ، $A_{\lambda} = \sum_{i=1}^n \lambda_i A_i$ و $\sum_{i=1}^n \lambda_i = 1$ و $0 \leq \lambda_i \leq 1$ برقرار بوده که نشان‌دهنده شرایط مدل میانگین و یا مدل محدب سیستم سوئیچ‌دار هستند. با در نظر گرفتن خطای سیستم به فرم $e(t) = x(t) - x_r$ ، دینامیک خطای ردیابی سیستم (۱) را می‌توان به شکل زیر نوشت

$$\begin{aligned} \dot{e}(t) &= A_{\sigma(t)}e(t) + k_{\sigma(t)} \\ k_{\sigma(t)} &= b_{\sigma(t)} + A_{\sigma(t)}x_r \end{aligned} \quad (۳)$$

که به این ترتیب، تقریباً برای تمامی سیستم‌های سوئیچ‌دار ایده‌آل، سیگنال سوئیچ به همراه شرایط کافی، مطابق با قضیه زیر محاسبه و طراحی می‌شود.

قضیه ۱ [۱۴]: دینامیک خطای (۳) که مرتبط با سیستم (۱) با ورودی ثابت $u(t) = E_{in}$ و نقطه تعادل x_r است در نظر بگیرید. با در نظر گرفتن ضرایب قابل تنظیم $\alpha_j > 0$ و $\mu_{ij} > 1$ با توجه به $\forall i, j \in \Gamma, i \neq j$ ، اگر ماتریس‌های مثبت معین $P_{i,j} > 0$ وجود داشته باشند به طوری که شرایط زیر برقرار باشند

$$P_j A_j + A_j^T P_j + \alpha_j P_j \leq 0 \quad (۴)$$

$$P_j - \mu_{ij} P_i \leq 0 \quad (۵)$$

آنگاه سیستم (۳) با قانون سوئیچ‌زنی زیر، پایدار مجانبی جامع خواهد بود

$$\sigma(t) = \arg \min e^T P_i (A_i x_r + b_i) \quad (۶)$$

اما نتایج حاصل از قضیه فوق مبنی بر همگرایی مجانبی حالات سیستم به سمت نقطه تعادل، امری کاملاً محافظه‌کارانه است. همان‌طور که قبلاً هم به آن اشاره شد حالت‌های سیستم، زمانی به نقطه تعادل نزدیک و نزدیک‌تر می‌شوند که فرکانس سوئیچ‌زنی به سمت بی‌نهایت میل کند؛ ولی از طرفی در سیستم‌های واقعی همیشه محدودیت فرکانسی خواهیم داشت. از این رو همیشه باید یک ناحیه به عنوان ناحیه همگرایی برای سیستم در نظر گرفته شود. همچنین انتظار می‌رود که مشخصه این کران غایی و یا روند محاسبه آن، اطلاعات مفیدی از تأثیر تأخیر در سیگنال سوئیچ در اختیار ما قرار دهد.

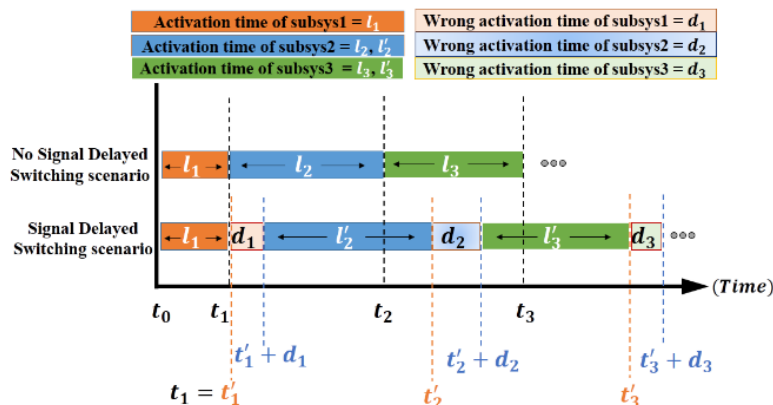
که باعث پدیده چترینگ غیرقابل کنترل می‌شود، تعیین کران بالایی برای فرکانس سوئیچ‌زنی خواهد بود. این عملکرد، همگرایی به یک نقطه تعادل را به همگرایی به یک ناحیه محدود تبدیل می‌کند؛ یعنی بر اساس اصول پایداری و محدودیت فرکانسی یک ناحیه‌ای از فضای حالت با عنوان کران غایی برای سیستم سوئیچ‌چینگ حاصل می‌شود که دربرگیرنده نقطه تعادل مطلوب خواهد بود. بدین ترتیب استفاده از مفهوم پایداری عملی برای تحلیل پایداری سیستم‌های سوئیچ‌چینگ واقعی اجتناب‌ناپذیر است.

در زمینه پایداری عملی برای سیستم‌های سوئیچ‌چینگ- علی‌الخصوص برای کلاس سیستم‌های خطی تبار که بسیار پرکاربرد هستند- تحقیقات بسیاری انجام شده است. مثلاً در [۱۹] حالات سیستم به واسطه برقراری یک سری شروط لازم به سمت نقطه تعادلی سوق داده شده که این نقطه تعادل، زیرمجموعه هیچ کدام از زیرسیستم‌ها به تنهایی نیست. در این مقاله دو نوع قانون سوئیچ‌زنی ارائه شده است. در اولی که با روش فیدبک حالت انجام شده است احتمال حضور مد لغزشی وجود دارد؛ ولی در روش دوم با ارائه یک فیدبک ترکیبی، از مد لغزشی سیستم صرف نظر شده که منجر به محدودیت سرعت سوئیچ‌زنی می‌شود.

از آنجا که تعیین محدوده کران غایی عملی از لحاظ تحلیلی، اطلاعات مؤثری را درباره سیستم مورد نظر ارائه می‌دهد، در [۲۰] با استفاده از توابع انرژی مربعی و برقراری یک سری شروط لازم، کران غایی برای سیستم سوئیچ‌چینگ تخمین زده شده است. در [۲۱] از یک روش سوئیچ‌چینگ مبتنی بر تخمین برای کنترل یک مبدل باک استفاده شده است. در این مقاله می‌توان به دو دستاورد بسیار مهم و پرچالش اشاره نمود: (۱) ارائه روشی جدید برای کنترل مبدل‌ها به صورت مستقیم و بدون نیاز به انواع مدولاسیون‌هایی همانند (SPWM و ۲) تعیین کران غایی برای سیستم سوئیچ‌چینگ. در تحقیقاتی مشابه [۲۲] تا [۲۴] از یک روش کنترلی به نام اطلاعات نمونه‌برداری شده برای سیستم‌های سوئیچ‌چینگ خطی تبار استفاده شده است. در این مرجع، علت استفاده از این روش، جلوگیری از احتمال حضور تأخیر در سیگنال سوئیچ بیان شده است؛ ولی متناسب با تحقیقات انجام‌شده این مقاله، در این مراجع اطلاعات کافی از تأثیر حضور تأخیر در سیگنال سوئیچ با ساختارهای پیشنهادی ارائه نشده است. در این مقاله، مفهوم ناهمگامی به شکل تأخیر در انتقال برخط سیگنال سوئیچ در لحظات سوئیچ مطرح می‌شود. همان‌طور که می‌دانیم عوامل بسیاری از قبیل حجم محاسباتی زیاد، حملات سایبری، اختلالات سنسوری و ... می‌توانند از جمله موانع انتقال به موقع اطلاعات سیگنال سوئیچ در زمان تعیین‌شده باشند.

موضوع مورد بررسی در این مقاله مربوط به ناهمگامی سیگنال سوئیچ نسبت به حالت قبلی خود است؛ به طوری که تأخیر به وجود آمده در انتقال اطلاعات سیگنال بعد از هر بازه فعال‌سازی (مربوط به زیرسیستم فعال) سبب دگرگونی مقادیر توابع لیاپانوف نسبت به حالت بدون تأخیر آن می‌شود که این پدیده، متناسب با تغییرات به وجود آمده، پیامدهایی را نیز در پی خواهد داشت. با تکیه بر بررسی‌های انجام‌شده تا کنون به صورت جامع در این زمینه تحقیق نشده و به همین دلیل در مقاله حاضر، این موضوع بسیار مهم و حساس مورد مطالعه و بررسی قرار گرفته و نتایج تحقیقات به صورت تحلیلی در بخش‌های بعدی ارائه خواهد شد.

در فصل ۲ تعاریف مرتبط با سیستم‌های سوئیچ‌دار خطی تبار، پایداری عملی و پدیده‌های ناهمگامی به طور مفصل مورد بررسی قرار می‌گیرد. در فصل ۳ ابتدا بر اساس اصول پایداری، روند استخراج سیگنال سوئیچ و



شکل ۱: نوار اول زمان‌های فعالیت زیرسیستم‌ها (زمان فعالیت چندین زیرسیستم با رنگ‌های مختلف) را بدون در نظر گرفتن تأخیر برای سیستم کل نشان می‌دهد (سناریوی بدون تأخیر در سیگنال). نوار دوم هم نشان‌دهنده زمان فعالیت زیرسیستم‌ها با در نظر گرفتن تأخیر با رنگ‌های روشن‌تر است (سناریوی با حضور تأخیر در سیگنال).

همگرا خواهد شد. از آنجا که نتایج به دست آمده از پایداری عملی، گویای حساسیت عملکرد سیستم هستند، انتظار می‌رود حضور تأخیر در سیگنال، اندازه کران غایی را با توجه به نتایج فوق تغییر دهد. به همین جهت، محاسبه دقیق کران بالای تابع لیاپانوف برای مقایسه اندازه کران غایی در دو حالت عادی و تأخیردار، الزامی است. نتایج به دست آمده از روند محاسبه کران غایی برای حالت تأخیردار در بخش بعد ارائه می‌شود.

ملاحظه ۲: بدون تغییر در کلیت قضیه با در نظر گرفتن روش حل ماتریس‌های لیاپانوف P_i مرتبط با ناتساوی‌های (۴) و (۵)، یک تابع لیاپانوف به فرم $V(t) = V_{\sigma(t)}(t) = e^T(t)P_{\sigma(t)}e(t)$ برای کل سیستم سوئیچینگ قابل تعریف خواهد بود. هدف اصلی، محاسبه یک کران بالا برای تابع لیاپانوف مورد نظر است. به همین جهت با انتگرال‌گیری‌های پی‌درپی از (۹) برای بازه زمانی (t, t) و با در نظر گرفتن شرط (۱۰) در لحظات سوئیچ، کران بالای تابع لیاپانوف کل به شکل زیر به دست می‌آید

$$V(t) \leq \mu_{ij}^{N(t,t)} e^{-\alpha(t-t)} V(t) + \int_t^t \mu_{ij}^{N(t,s)} e^{-\alpha(t-s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds \quad (12)$$

پس (۱۲) به عنوان کران بالای تابع لیاپانوف برای یک سیستم سوئیچ‌دار خطی تبار بدون در نظر گرفتن تأخیر در سیگنال است. در ادامه با مقایسه این کران با نمونه تأخیردار آن، تأثیر تأخیر در سیگنال را رصد می‌کنیم.

۳- پایداری عملی برای سیستم‌های سوئیچ‌دار خطی تبار با حضور تأخیر در سیگنال سوئیچ

تقریباً در تمام سیستم‌های سوئیچ‌دار واقعی، حضور تأخیر در روند اعمال الگوریتم قانون سوئیچ اجتناب‌ناپذیر است. یک سیستم سوئیچ‌دار با فرض تأخیر متغیر با زمان $d_k(t), k \in \{1, 2, \dots, m\}$ که تعداد سوئیچ‌های محدود است، به فرم زیر مدل می‌شود

$$\dot{\bar{x}} = A_{\sigma(t-d_k(t))} \bar{x}(t) + b_{\sigma(t-d_k(t))} \quad (13)$$

و دینامیک خطای ردیابی به شکل زیر به دست می‌آید

$$\begin{cases} \dot{\bar{e}} = A_{\sigma(t-d_k(t))} \bar{e}(t) + k_{\sigma(t-d_k(t))} \\ k_{\sigma(t-T_m)} = b_{\sigma(t-d_k(t))} + A_{\sigma(t-d_k(t))} x_r \end{cases} \quad (14)$$

برای تحلیل بهتر مسئله، سناریوی سوئیچینگ شکل ۱ را مد نظر قرار می‌دهیم. در این شکل، لحظات سوئیچ سیستم بدون تأخیر و t_1, t_2, t_3, \dots لحظات سوئیچ سیستم تأخیردار هستند که در این میان t_1, t_2, t_3, \dots از طریق (۶) به دست می‌آیند.

در این راستا سعی می‌کنیم تا ناحیه همگرایی و روند محاسبه آن را برای سیستم (۱) با قانون سوئیچ‌زنی (۶) توسط لم زیر ارائه دهیم. لم ۱: سیستم (۱) با نقطه تعادل x_r و دینامیک خطای (۳) را در نظر بگیرید. با در نظر گرفتن مقادیر اسکالر $\alpha = \alpha_i > 0$ و $\mu_{ij} > 1$ برای $i, j \in \{1, \dots, N\}$ و $i \neq j$ ، اگر ماتریس‌های مثبت معین $P_{i,j} > 0$ وجود داشته باشند به طوری که در ناتساوی‌های (۴) و (۵) صدق کنند، آن گاه با در نظر گرفتن قانون سوئیچ‌زنی (۶)، مرز کران غایی برای سیستم مورد نظر به فرم زیر محاسبه می‌شود

$$\Theta = \{x \in \mathbb{R}^n : x(t) - x_{r,r} = \frac{\gamma}{\alpha} \times \frac{\min\{\lambda_{\min}(P_i)\}}{\max\{\lambda_{\max}(P_i)\}} \times \min\{A_i x_r + b_{i,r}\}\} \quad (7)$$

اثبات لم ۱

یک تابع لیاپانوف به فرم $V_{\sigma(t)}(t) = e^T(t)P_{\sigma(t)}e(t)$ را در نظر بگیرید. مشتق این عبارت به شکل زیر خواهد بود

$$\dot{V}_{\sigma(t)}(t) = e^T(t)(A_{\sigma(t)}^T P_{\sigma(t)} + P_{\sigma(t)} A_{\sigma(t)} + \alpha P_{\sigma(t)})e(t) + \gamma e^T(t)P_{\sigma(t)}k_{\sigma(t)} - \alpha V(t) \quad (8)$$

با فرض $A_{\sigma(t)}^T P_{\sigma(t)} + P_{\sigma(t)} A_{\sigma(t)} + \alpha P_{\sigma(t)} < 0$ مشخصاً (۸) به فرم زیر قابل تبدیل است

$$\dot{V}_{\sigma(t)} \leq -\alpha V_{\sigma(t)} + \gamma e^T(t)P_{\sigma(t)}k_{\sigma(t)} \quad (9)$$

همچنین با فرض برقراری ناتساوی $P_i - \mu_{ij} P_j \leq 0$ برای مقادیر محدود $\mu_{ij} > 1$ ، برای هر لحظه سوئیچ $t_k \in \{t_1, t_2, \dots, t_N\}$ شرط زیر برقرار خواهد بود

$$V_i(t_k) \leq \mu_{ij} V_j(t_k) \quad (10)$$

با توجه به مفاهیم پایداری عملی و محدودیت فرکانس سوئیچ، عبارت $\gamma e^T(t)P_{\sigma(t)}k_{\sigma(t)}$ هیچ‌گاه به سمت صفر میل نخواهد کرد. بنابراین برای تعیین کران غایی لازم است عبارات سمت راست ناتساوی (۹)، مقداری منفی در نظر گرفته شود که به (۱۱) منجر می‌شود

$$V_{\sigma(t)} > \frac{\gamma}{\alpha} e^T(t)P_{\sigma(t)}k_{\sigma(t)} \quad (11)$$

بدین ترتیب با گرفتن نرم اقلیدوسی از (۱۱)، مرز کران غایی (۷) به راحتی محاسبه می‌شود.

ملاحظه ۱: با توجه به نتایج لم ۱ کاملاً متوجه می‌شویم که مسیر سیستم هرگز به نقطه تعادل نمی‌رسد؛ بلکه فقط به ناحیه‌ای در اطراف آن

لم ۲: سیستم سوئیچ‌دار (۱۳) با دینامیک خطای (۱۴) را مد نظر قرار دهید. برای ضرایب اسکالر قابل تنظیم $\mu_{ij} \geq 1$ و $\alpha > 0$ و همچنین در نظر گرفتن $\gamma > \mu_{ij} \geq 1$ برای $\forall i, j \in \{1, \dots, N\}$ و $i \neq j$ ، اگر ماتریس‌های مثبت معین $P_{i,j} > 0$ وجود داشته باشند، آنگاه تابع لیاپانوف $\bar{V}(t)$ به شکل زیر محدود می‌شود

$$\bar{V}(t) \leq \gamma^{N(t,t)} \underline{e}^{-\alpha(t-t)} V(t) + \int_t^t \gamma^{N(t,s)} \underline{e}^{-\alpha(t-s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds \quad (18)$$

اثبات لم ۲

اثبات لم فوق همانند روند محاسبه (۱۲) است. بدین ترتیب، مشتق $\bar{V}(t)$ به شکل زیر خواهد بود

$$\dot{\bar{V}}(t) \leq -\alpha \bar{V}(t) + \underline{e}^{-\alpha t} P_{\sigma(t-d_k)} k_{\sigma(t-d_k)} \quad (19)$$

اولین مرحله برای محاسبه کران بالای تابع لیاپانوف فوق، انتگرال‌گیری از (۱۹) در بازه زمانی $t \in (t_k + d_k, t_f)$ است. سپس مراحل انتگرال‌گیری به صورت پی‌درپی به صورت معکوس از انتها تا ابتدای زمان با در نظر گرفتن فرضیات (۱۵) تا (۱۷) انجام می‌شود. همان طور که می‌دانیم یکی از ایده‌های اصلی این مقاله، نشان دادن تأثیر تأخیر موجود در سیگنال بر مقادیر تابع لیاپانوف است. بدین ترتیب در بدترین شرایط ممکن شروع کار را بر این اساس می‌گذاریم که حضور تأخیر، تأثیری بر تغییر مقادیر لیاپانوف نداشته باشد. به همین علت در اولین مرحله از محاسبات برای بازه $t \in (t_k + d_k, t_f)$ حالت تساوی فرض (۱۷) را مد نظر قرار می‌دهیم؛ ولی در ادامه با انجام انتگرال‌گیری‌های لازم متناسب با گفته‌های فوق، تأثیر حضور تأخیر در سیگنال سوئیچ به مرور آشکار می‌شود. بدین ترتیب برای شروع کار، کران بالای مرحله اول انتگرال‌گیری برای بازه زمانی $t \in (t_k + d_k, t_f)$ به شکل زیر محاسبه می‌شود

$$\bar{V}(t) \leq \underline{e}^{-\alpha(t-t_k-d_k)} V((t_k + d_k)^+) + \int_{t_k + d_k}^t \underline{e}^{-\alpha(t-s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds \quad (20)$$

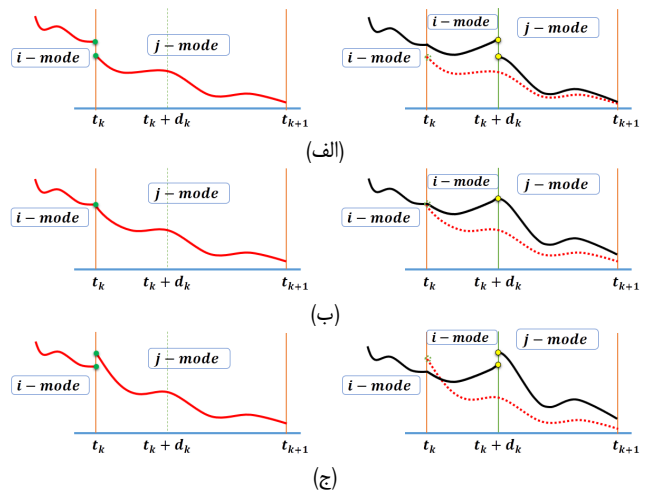
حال با در نظر گرفتن شرایط زیر در این مرحله از انتگرال‌گیری، $V((t + d_k)^+) = \bar{V}((t + d_k)^+) - \bar{V}((t + d_k)^-)$ از ناتساوی (۱۷) نتیجه می‌شود. $\bar{V}((t + d_k)^+) \leq \mu_{ij} \bar{V}((t + d_k)^-)$ از ناتساوی (۱۶) نتیجه می‌شود. $\bar{V}((t + d_k)^-) < \vartheta V((t + d_k)^-)$ از ناتساوی (۱۵) نتیجه می‌شود. نهایتاً با انتگرال‌گیری از (۹) برای بازه زمانی $t \in (t_k, t_k + d_k)$ داریم

$$V((t + d_k)^-) \leq \underline{e}^{-\alpha d_k} V((t_k)^+) + \int_{t_k}^{t_k + d_k} \underline{e}^{-\alpha(t_k + d_k - s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds \quad (21)$$

ناتساوی (۲۰) با در نظر گرفتن شرایط فوق برای بازه زمانی $t \in (t_k, t_f)$ و همچنین با در نظر گرفتن $\rho = \mu_{ij} \times \vartheta$ ، به فرم زیر توسعه داده می‌شود

$$\bar{V}(t) \leq \rho \times \underline{e}^{-\alpha(t-t_k)} V((t_k)^+) + \int_{t_k + d_k}^t \underline{e}^{-\alpha(t-s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds + \int_{t_k}^{t_k + d_k} \underline{e}^{-\alpha(t-s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds \quad (22)$$

همچنین با در نظر گرفتن شرایط زیر:



- Lyapunov function $\bar{V}(t)$ considering a delay in signal
- Lyapunov function $V(t)$ considering no delay in signal
- $\bar{V}_i(t_k + d_k) \leq \mu_{ij} \bar{V}_j(t_k + d_k)$
- $V_i(t_k) \leq \mu_{ij} V_j(t_k)$

شکل ۲: مثال‌هایی از سه حالت تابع لیاپانوف برای پایداری سیستم سوئیچ‌دار. نمودارهای سمت چپ (قرمز) مربوط به سیستم سوئیچ بدون تأخیر و نمودارهای سمت راست (سیاه) مربوط به سیستم سوئیچ با حضور تأخیر در سیگنال است.

با توجه به سناریوی شکل ۱، حضور تأخیر در هر لحظه سوئیچ (ناشی از حجم محاسبات بالا، مشکلات سایبر فیزیکی و ...)، سبب تغییر در روند سوئیچینگ قبلی می‌شود. یعنی با احتساب تأخیر در هر لحظه سوئیچ و وابسته حالت‌بودن قانون سوئیچینگ، لحظه سوئیچ بعدی تغییر می‌کند. بدین ترتیب (۶) دیگر صلاحیت استفاده برای حالت تأخیردار را ندارد و این رفتار ناهمگام نسبت به حالت ایده‌آل بر عملکرد سیستم تأثیر می‌گذارد. حال سیستم سوئیچ‌دار با حضور تأخیر در سیگنال (۱۳) را مد نظر قرار می‌دهیم. طبق شکل ۲ اگر تأخیر در لحظه t_k به سیستم اعمال گردد، زمان فعالیت زیرسیستم k به دو قسمت تقسیم می‌شود. یکی مربوط به بازه $t \in (t_k, t_k + d_k)$ که زیرسیستم قبلی همچنان فعال مانده و دیگری مربوط به بازه $t \in (t_k + d_k, t_{k+1})$ که زیرسیستم از قبل تعیین شده، برقرار خواهد بود.

همان طور که مشخص است، روند و عملکرد سیستم با توجه به پدیده تأخیر در بازه $t \in (t_k, t_k + d_k)$ برای تمام زمان‌های فعالیت تغییر خواهد کرد. بدین ترتیب برای تشخیص و محاسبه چگونگی تأثیر تأخیر در سیگنال، تابع لیاپانوفی به فرم $\bar{V}(t) = \underline{e}^{-\alpha(t-t_k)} P_{\sigma(t-d_k(t))} \bar{e}(t)$ را مد نظر قرار می‌دهیم. با وجود اینکه برای نشان دادن تأثیر تأخیر در عملکرد سیستم سوئیچ‌دار، شرایط قضیه ۱ همچنان برقرار خواهند بود.

حال با توجه به توضیحات شکل ۲ و با در نظر گرفتن $\delta > 1$ ، $\beta > 0$ ، $\vartheta = \delta / \beta > 1$ و $\mu_{ij} > 1$ ، فرضیات زیر را مد نظر قرار می‌دهیم:

الف) برای بازه زمانی $t \in (t_k, t_k + d_k)$

$$V_j(t) \leq \beta \bar{V}_i(t) < \delta V_j(t) \quad (15)$$

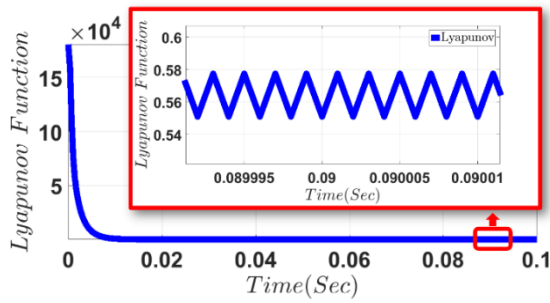
ب) در لحظه $t = t_k + d_k$

$$V_i(t_k + d_k) \leq \mu_{ij} V_j(t_k + d_k) \quad (16)$$

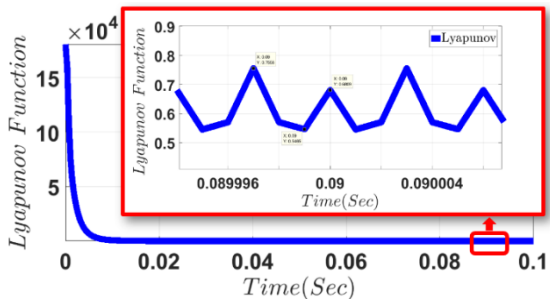
ج) برای بازه زمانی $t \in (t_k + d_k, t_f)$

$$V_j(t) \leq \bar{V}_j(t) \quad (17)$$

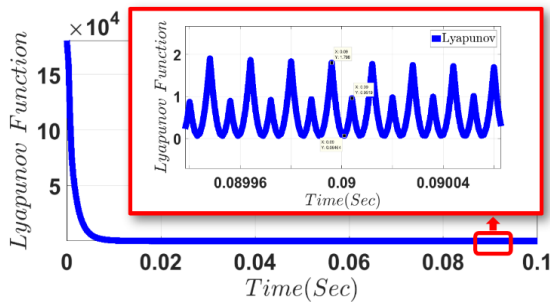
با بررسی این موارد و در نظر گرفتن زمان محدود t_f ، لم ۲ جهت محاسبه دقیق کران بالای لیاپانوف برای سیستم سوئیچ‌دار (۱۳) ارائه می‌شود.



شکل ۴: تابع لیپانوف برای سیستم مورد نظر بدون در نظر گرفتن تأخیر در سیگنال سوئیچ.



شکل ۵: تابع لیپانوف برای سیستم مورد نظر با تأخیر ۲ μs در سیگنال سوئیچ.



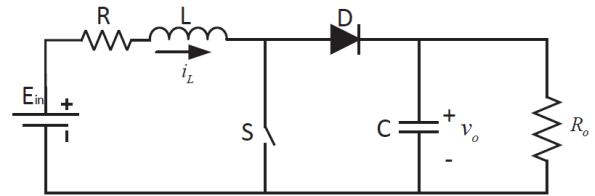
شکل ۶: تابع لیپانوف برای سیستم مورد نظر با تأخیر ۷ μs در سیگنال سوئیچ.

قضیه و برای راحتی در شبیه‌سازی، کران بالایی تأخیر برای هر زیرسیستم فعال به فرم $T_m = \max\{d_k(t)\}$ در نظر گرفته می‌شود. در ادامه با ارائه یک مثال از مبدل‌های قدرت DC-DC، نتایج با هم مقایسه می‌شوند (شکل ۳).

این قسمت مربوط به نمایش نتایج حاصل از حضور تأخیر در سیگنال سوئیچ است. در این راستا با استفاده از دو لم ۱ و ۲ از بخش پیشین می‌توان کران غایی سیستم و تأثیر تأخیر در افزایش این ناحیه را به خوبی نشان داد. با توجه به قضیه ۱ برای سیستم (۱۳) در این بخش، تأثیر رفتار تأخیردار سیگنال سوئیچینگ در تابع لیپانوف (شکل‌های ۴ تا ۶)، حالات ردیابی سیستم (شکل‌های ۷ تا ۹) و بی‌ثباتی خطا در مسیر سیستم (شکل‌های ۱۰ تا ۱۲) در ناحیه‌ای اطراف نقطه تعادل، به ترتیبی که در زیر آمده است، بررسی می‌شوند.

۴-۱ تأثیر بر تابع لیپانوف

مجموعه‌ای از زمان‌های تأخیر را با بیشینه مقدار T_m برای سیستم (۱۳) در نظر بگیرید. با اینکه تابع لیپانوف کل در طول زمان رفتار کاهشی دارد، ولی در ازای T_m های مختلف، رفتارهای نوسانی مختلفی خواهد داشت (شکل‌های ۴ تا ۶) و همان طور که مشخص است، تغییر در دامنه و فرکانس توابع لیپانوف متناسب با T_m های مختلف منجر به عملکردهای مختلف سیستم می‌شود.



Input Voltage	$E_{in} = 100$
ESR	$R = 2$
Inductor	$L = 0.5 \times 10^{-3}$
Capacitor	$C = 470 \times 10^{-6}$
Load	$R = 50$
Reference Values	$I_{ref} = 6.897A$, $V_{ref} = 172.41V$
Final Time	$t_{final} = 0.1$
Steps	$dt = 10^{-6}$

شکل ۳: مدار الکتریکی یک مبدل قدرت DC-DC.

– $V((t_k)^+) \leq \mu_{ij} V((t_k)^-)$ از ناساوی (۱۰) نتیجه می‌شود.
 – همچنین با انتگرال‌گیری از ناساوی (۹) برای بازه زمانی $t \in (t_{k-1} + d_{k-1}, t_k)$

$$V((t_k)^-) \leq e^{-\alpha(t_k - t_{k-1} - d_{k-1})} V((t_{k-1} + d_{k-1})^+) + \int_{t_{k-1} + d_{k-1}}^{t_k} e^{-\alpha(t_k - s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds \quad (23)$$

ناساوی (۲۲) برای $t \in (t_{k-1} + d_{k-1}, t_f)$ با فرض $\pi = \rho \times \mu_{ij}$ می‌تواند به شکل زیر توسعه داده شود

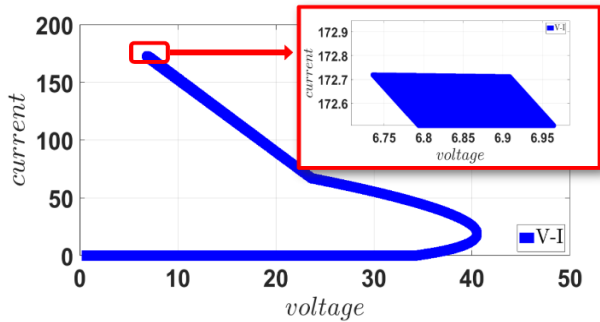
$$\bar{V}(t) \leq \pi \times e^{-\alpha(t - t_k)} V((t_k)^+) + \int_{t_k + d_k}^t e^{-\alpha(t-s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds + \int_{t_k}^{t_k + d_k} e^{-\alpha(t-s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds + \int_{t_{k-1} + d_{k-1}}^{t_k} e^{-\alpha(t-s)} e^T(s) P_{\sigma(s)} k_{\sigma(s)} ds \quad (24)$$

نهایتاً با ادامه روند توسعه ناساوی‌های فوق تا ابتدای زمان و همچنین با در نظر گرفتن تعریف $N(t_a, t_b)$ به‌عنوان تعداد سوئیچ‌های مابین زمان‌های (t_a, t_b) ، ناساوی کران بالای $\bar{V}(t)$ ذکرگرددیده در (۱۸) به راحتی به‌دست می‌آید.

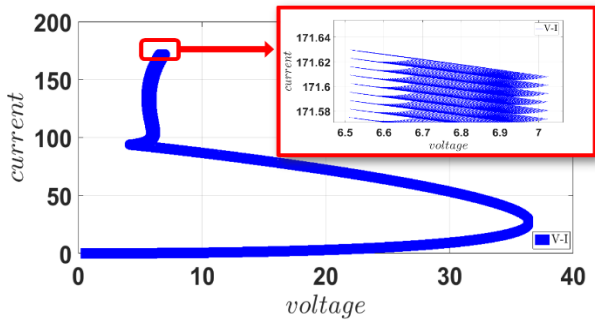
ملاحظه ۳: اگرچه ساختار (۱۸) شباهت زیادی به (۱۲) دارد، ولی با استناد بر نتیجه به‌دست‌آمده $\gamma > \mu_{ij}$ می‌توان به راحتی دو کران بالای (۱۸) و (۱۲) را با هم مقایسه کرد. با توجه به این شرط، کران بالای تابع لیپانوف با حضور تأخیر در سیگنال، بزرگ‌تر از حالت بدون تأخیر آن است. بر این اساس با هرچه نزدیک‌تر شدن سیستم به ناحیه همگرایی در مدت زمان محدود، مشخصه بی‌ثباتی خطا $\bar{e}(t)$ نیز افزایش پیدا خواهد کرد. نتایج شبیه‌سازی‌های ارائه‌شده در فصل بعد، صحت این امر را به خوبی نشان می‌دهند.

۴- شبیه‌سازی‌ها و نتایج

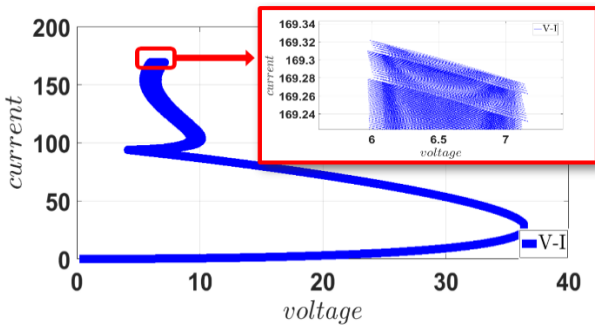
متناسب با آنچه در فصول قبل آمد، نتایج شبیه‌سازی و مقایسه‌های لازم مربوط به موضوع حضور تأخیر در سیگنال سوئیچ در سیستم‌های سوئیچ‌دار در این بخش ارائه می‌شود. همچنین بدون ازدست‌رفتن کلیت



شکل ۱۰: نمودار V-I سیستم بدون تأخیر در سیگنال.



شکل ۱۱: نمودار V-I سیستم با تأخیر ۲ μs در سیگنال.



شکل ۱۲: نمودار V-I سیستم با تأخیر ۷ μs در سیگنال.

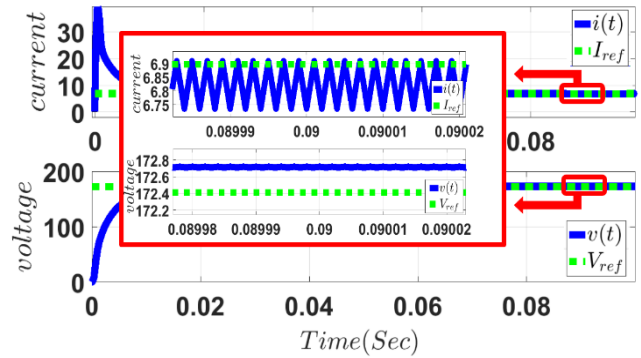
نوسانات باعث کاهش دقت همگرایی حالات سیستم خواهد شد.

۵- نتیجه گیری

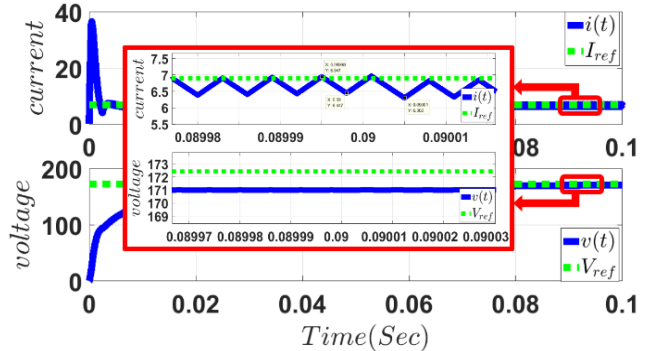
در اولین مرحله این مقاله، پایداری عملی به همراه قانون سوئیچ زنی که به عنوان تنها روش کنترلی مطرح می شود برای یک سیستم سوئیچینگ خطی تبار در نظر گرفته شده است. سپس مشکل حضور تأخیر در سیگنال سوئیچ در قالب پایداری عملی لیاپانوف مورد بررسی قرار گرفت. از نتایج به دست آمده از مقایسه عملکرد سیستم، قبل و بعد از در نظر گرفتن تأخیر در سیگنال، مشاهده شد که با حضور تأخیر و حتی با افزایش مقدار آن، کران غایی سیستم بزرگ تر شده که تأثیر منفی در همگرایی حالات سیستم خواهد داشت. سپس با انجام محاسبات لازم برای یک مبدل DC-DC، صحت نتایج ارائه شده را به صورت تحلیلی و شبیه سازی اثبات کردیم. برای کارهای آینده هم در نظر داریم به دنبال طراحی جدیدی از سیگنال سوئیچ باشیم به طوری که مشکلات عملکرد سیستم در هنگام حضور تأخیر در سیگنال را تا حد امکان کاهش دهد.

مراجع

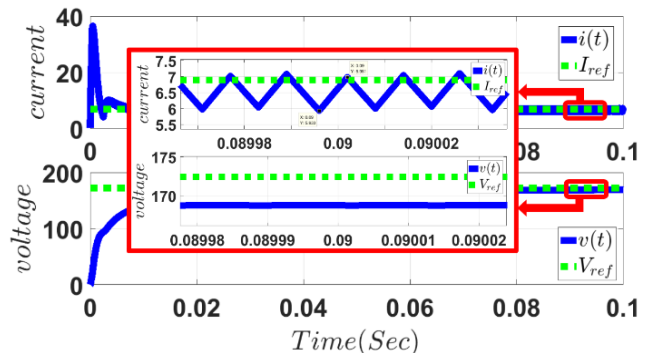
[1] E. Feron, Quadratic Stabilizability of Switched Systems via State and Output Feedback, Center for Intelligent Control Systems, 13 pp., 1996.



شکل ۷: جریان سلفی i_L و ولتاژ خروجی V_o سیستم سوئیچ دار مبدل DC-DC بدون در نظر گرفتن تأخیر در سیگنال.



شکل ۸: جریان سلفی i_L و ولتاژ خروجی V_o سیستم سوئیچ دار مبدل DC-DC در نظر گرفتن تأخیر ۲ μs در سیگنال.



شکل ۹: جریان سلفی i_L و ولتاژ خروجی V_o سیستم سوئیچ دار مبدل DC-DC در نظر گرفتن تأخیر ۷ μs در سیگنال.

۴-۲ تأثیر بر حالت های ردیابی

همان طور که از نتایج شکل های ۷ تا ۹ مشخص است در حالت ماندگاری سیستم با در نظر گرفتن مقادیر مختلفی از T_m ، علاوه بر اندازه دامنه، زمان نوسان در یک دوره تناوب برای متغیر حالت i_L با افزایش مقادیر تأخیر، افزایش می یابد. همچنین متناسب با افزایش مقادیر تأخیر در سیگنال، متغیر حالت V_o به مقادیری با خطای بزرگ تر همگرا خواهد شد.

۴-۳ تأثیر بر بی ثباتی خطای مسیر سیستم

متناسب با اطلاعات حاصل از شکل های ۱۰ تا ۱۲ با حضور تأخیر در سیگنال سوئیچ و افزایش مقادیر تأخیر جهت مقایسه، وقتی مسیر حالت سیستم به سمت کران غایی شامل نقطه تعادل نزدیک و نزدیک تر می شود، نوسانات خطای حالت سیستم نیز افزایش می یابد. بدین ترتیب با مقایسه انتهای نمودار در شکل های ۱۰ تا ۱۲ کاملاً مشخص است که با افزایش تأخیر، میزان نوسانات نیز افزایش می یابد. در نتیجه، این افزایش

- [18] Q. Liu and L. Long, "State-dependent switching law design with guaranteed dwell time for switched nonlinear systems," *International J. of Robust and Nonlinear Control*, vol. 30, no. 8, pp. 3314-3331, 25 May. 2020.
- [19] P. Bolzern and W. Spinelli, "Quadratic stabilization of a switched affine system about a nonequilibrium point," in *Proc. of the American Control Conf.*, vol. 5, pp. 3890-3895, Boston, MA, USA, 30 Jun.-2 Jul. 2004.
- [20] X. Xu, G. Zhai, and S. He, "On practical asymptotic stabilizability of switched affine systems," *Nonlinear Analysis: Hybrid Systems*, vol. 2, no. 1, pp. 196-208, Mar. 2008.
- [21] X. Yan, Z. Shu, and S. M. Sharkh, "Prediction-based sampled-data control for DC-DC buck converters," in *Proc. 1st Workshop on Smart Grid and Renewable Energy, SGRE'15*, 6 pp., Doha, Qatar, 22-23 Mar. 2015.
- [22] L. Hetel and E. Fridman, "Robust sampled-data control of switched affine systems," *IEEE Trans. on Automatic Control*, vol. 58, no. 11, pp. 2922-2928, Nov. 2013.
- [23] F. Wu, X. Qu, C. Li, J. Lian, and L. Xu, "Multi-rate sampled-data control of switched affine systems," *IET Control Theory & Applications*, vol. 14, no. 11, pp. 1524-1530, 23 Jul. 2020.
- [24] H. Yang, P. Li, M. Xing, and B. Zhang, "Robust sampled-data control for direct current-to-direct current converters via switched affine description and error tracking strategy," *Proc. of the Institution of Mechanical Engineers, Part I: J. of Systems and Control Engineering*, vol. 236, no. 1, pp. 169-181, 2022.
- [2] Y. Chang, G. Zhai, L. Xiong, and B. Fu, "Global quadratic stabilization in probability for switched linear stochastic systems," *IEEE Access*, vol. 8, pp. 103610-103618, 2020.
- [3] C. Peng and H. Sun, "Switching-like event-triggered control for networked control systems under malicious denial of service attacks," *IEEE Trans. on Automatic Control*, vol. 65, no. 9, pp. 3943-3949, Sept. 2020.
- [4] M. Hejri, "Practical stability analysis and switching controller synthesis for discrete-time switched affine systems via linear matrix inequalities," *Scientia Iranica*, Articles in Press, 2022.
- [5] A. Shams, M. Rehan, M. A. Razaq, and M. Tufail, "A new approach using multiple Lyapunov functions for bipartite consensus of multi-agents over directed switching signed graphs," *Nonlinear Analysis: Hybrid Systems*, vol. 44, Article ID: 101143, May 2022.
- [6] X. Zhang and Z. Wang, "Stability and robust stabilization of uncertain switched fractional order systems," *ISA Trans.*, vol. 103, 9 pp., Aug. 2020.
- [7] Y. Ma, Z. Li, and J. Zhao, " H_∞ control for switched systems based on dynamic event-triggered strategy and quantization under state-dependent switching," *IEEE Trans. on Circuits and Systems I: Regular Papers*, vol. 67, no. 9, pp. 3175-3186, Sept. 2020.
- [8] N. K. Son and L. Van Ngoc, "On robust stability of switched linear systems," *IET Control Theory & Applications*, vol. 14, no. 1, pp. 19-29, Jan. 2020.
- [9] K. Zhu, J. Hu, Y. Liu, N. D. Alotaibi, and F. E. Alsaadi, "On ℓ_2 - ℓ_∞ output-feedback control scheduled by stochastic communication protocol for two-dimensional switched systems," *International J. of Systems Science*, vol. 52, no. 14, pp. 2961-2976, 2021.
- [10] G. O. Berger and R. M. Jungers, "Quantized stabilization of continuous-time switched linear systems," *IEEE Control Systems Letters*, vol. 5, no. 1, pp. 319-324, Jan. 2020.
- [11] Y. Shi and X. M. Sun, "Bumpless transfer control for switched linear systems and its application to aero-engines," *IEEE Trans. on Circuits and Systems I: Regular Papers*, vol. 68, no. 5, pp. 2171-2182, May 2021.
- [12] F. A. Faria, et al., "Robust switched state feedback design for linear uncertain systems subject to disturbances," in *Proc. 16th Int. Workshop on Variable Structure Systems, VSS'2022*, pp. 22-28, Rio de Janeiro, Brazil, 11-14 Sept. 2022.
- [13] D. Llorente-Vidrio, M. Mera, I. Salgado, and I. Chairez, "Robust control for state constrained systems based on composite barrier Lyapunov functions," *International J. of Robust and Nonlinear Control*, vol. 30, no. 17, pp. 7238-7254, 25 Nov. 2020.
- [14] Y. Xie and W. Wang, "Hybrid control strategy of DC-DC converters based on admissible edge-dependent average dwell time," in *Proc. 4th Int Conf. on Intelligent Green Building and Smart Grid, IGBSG'19*, pp. 401-404, Hubei, China, 6-9 Sept. 2019.
- [15] L. I. Allerhand and U. Shaked, "Robust state-dependent switching of linear systems with dwell time," *IEEE Trans. on Automatic Control*, vol. 58, no. 4, pp. 994-1001, Apr. 2012.
- [16] D. Yang and J. Zhao, "Feedback passification for switched LPV systems via a state and parameter-triggered switching with dwell time constraints," *Nonlinear Analysis: Hybrid Systems*, vol. 29, pp. 147-164, Aug. 2018.
- [17] T. Sun, T. Liu, and X. M. Sun, "Stability analysis of cyclic switched linear systems: an average cycle dwell time approach," *Information Sciences*, vol. 544, pp. 227-237, 12 Jan. 2021.

آرمان صحت‌نیا تحصیلات خود را در مقاطع کارشناسی، کارشناسی ارشد و دکتری در زمینه مهندسی برق - کنترل در دانشگاه تبریز به ترتیب در سال‌های ۱۳۸۹، ۱۳۹۲ و ۱۴۰۲ به پایان رسانده است و هم‌اکنون به عنوان پژوهشگر و مدرس در دانشکده مهندسی برق و کامپیوتر دانشگاه تبریز می‌باشد. زمینه‌های تحقیقاتی مورد علاقه ایشان عبارتند از: سیستم‌های تأخیردار، سیستم‌های سوئیچینگ، کنترل مقاوم و مبدل‌های سیستم‌های الکترونیک قدرت.

فرزاد هاشم‌زاده تحصیلات خود را در مقاطع کارشناسی مهندسی پزشکی دانشگاه صنعتی امیرکبیر در سال ۱۳۸۲، کارشناسی ارشد مهندسی برق - کنترل دانشگاه تهران در سال ۱۳۸۵ و دکتری مهندسی برق - کنترل در دانشگاه تبریز در سال ۱۳۹۱ به پایان رسانده است و هم‌اکنون استاد دانشکده مهندسی برق و کامپیوتر دانشگاه تبریز می‌باشد. زمینه‌های تحقیقاتی مورد علاقه ایشان عبارتند از: کنترل سیستم‌های چند عامله، کنترل شبکه، کنترل مقاوم و غیرخطی، سیستم‌های تأخیردار و سیستم‌های سوئیچینگ.

مهدی برادران‌نیا تحصیلات خود را در مقاطع کارشناسی، کارشناسی ارشد و دکتری در زمینه مهندسی برق - کنترل در دانشگاه تبریز به ترتیب در سال‌های ۱۳۸۴، ۱۳۸۶ و ۱۳۹۱ به پایان رسانده است و هم‌اکنون استاد دانشکده مهندسی برق و کامپیوتر دانشگاه تبریز می‌باشد. زمینه‌های تحقیقاتی مورد علاقه ایشان عبارتند از: آنالیز و کنترل سیستم‌های غیرخطی، آنالیز و کنترل سیستم‌های بهینه، سیستم‌های چندعاملی و تحت شبکه و کنترل سازه‌های ساختمانی.